

**1999**

	Přístroje jaderné techniky - FASTBUS - Modulární systém pro velmi rychlý sběr dat	ČSN IEC 935  35 6564
--	---	-------------------------------

Nuclear instrumentation -  
Modular high speed data acquisition system - FASTBUS

Instrumentation nucléaire -  
Système modulaire d'acquisition rapide de données - FASTBUS

Nukleare Instrumentierung -  
Modularsysteme für sehr schnelle Datenerfassung - FASTBUS

Tato norma je českou verzí mezinárodní normy IEC 935:1996. Mezinárodní norma IEC 935:1996 má status české technické normy.

This standard is the Czech version of the International Standard IEC 935:1996. The International Standard IEC 935:1996 has the status of a Czech Standard.

Nahrazení předchozích norem

Tato norma nahrazuje ČSN IEC 935 z listopadu 1993.

(c) Český normalizační institut,  
1999

Podle zákona č. 22/1997 Sb. smějí být české technické normy rozmnožovány  
a rozšiřovány jen se souhlasem Českého normalizačního institutu.

**53864**

---

## Národní předmluva

### Změny proti předchozí normě

Při revizi ČSN IEC 935:1993 byly přidány nové články 5.6, 8.19, 8.20, 9.3 a 11.4, nové přílohy B.3.1, B.3.2, B.3.3, K.2, K.2.1, K.2.2, K.2.3, K.2.4, K.3, M, M.1 až M.8, N, N.1 až N.6 a přibylo pět obrázků. Na tyto doplněné části normy jsou v textu normy odvolávky, které bylo nutné při revizi normy respektovat.

### Citované normy

IEC 169-10:1983 dosud nezavedena

IEC 297-1:1986 zavedena v ČSN IEC 297-1 Systém nosných konstrukcí řady 482,6 mm (19 palců). Část 1: Panely a stojany (idt HD CENELEC 493.1 S1:1988) (18 8001)

IEC 516:1975 zavedena v ČSN IEC 516+A1 Systém CAMAC - Modulární přístrojový systém pro zpracování dat (idt IEC 516:1975, idt IEC 516/A1:1984, idt HD CENELEC 357 S2:1987) (35 6561)

IEC 547:1976 zavedena v ČSN IEC 547+A1 Modulární zásuvná jednotka a normalizovaná 19 palcová rámová montážní jednotka podle normy NIM (pro elektronické přístroje jaderné techniky) (idt IEC 547:1976, idt IEC 547/A1:1985, idt HD CENELEC 370 S2:1987) (35 6630)

IEC 1082-1:1991 zavedena v ČSN EN 61082-1 Zhotovování dokumentů používaných v elektrotechnice. Část 1: Všeobecné požadavky (idt EN 61082-1:1993, idt IEC 1082-1:1991) (01 3380)

IEC 1082-2:1993 zavedena v ČSN EN 61082-2 Zhotovování dokumentů používaných v elektrotechnice. Část 2: Schémata vyjadřující funkci (idt EN 61082-2:1994, idt IEC 1082-2:1993) (01 3380)

### Vypracování normy

Zpracovatel: Bohumil Hájek, technické normy, IČO 44368933

Technická normalizační komise: TNK Elektrické měřicí přístroje

Pracovník Českého normalizačního institutu: Tomáš Pech

Strana 3

---

## MEZINÁRODNÍ NORMA

Přístroje jaderné techniky -  
FASTBUS - Modulární systém pro velmi rychlý sběr dat

IEC 935  
Druhé vydání  
1996-07

Obsah

Strana

Předmluva	15
<b>Oddíl 0</b> Normativní odkazy	16
<b>Oddíl 1</b> Předmět normy, rozsah platnosti a úvodní přehled	17
<b>1.1</b> Předmět normy a rozsah platnosti	17
<b>1.2</b> Úvodní přehled	17
<b>1.2.1</b> Operace systému FASTBUS	19
<b>1.2.2</b> Propojení sekcí	22
<b>1.2.3</b> Řídící a stavové registry	23
<b>1.2.4</b> Adresování místa	23
<b>1.2.5</b> Blokové a zřetěžené přenosy	24
<b>1.2.6</b> Operace s blokovanou adresou a s blokovaným přidělením	25
<b>1.2.7</b> Snímání rozptýlených dat	25
<b>1.2.8</b> Operace vysílání	25
<b>1.2.9</b> Přidělování řízení sběrnice	26
<b>1.2.10</b> Přerušení	27

### 1.2.11

Časování

.....  
... 27

### 1.2.12

Inicializace

.....  
. 27

### 1.2.13

Prostředky pro  
diagnostiku.....

28

## Oddíl 2

Konvence, definice, zkratky a  
symboly.....

29

### 2.1

Výklad této  
normy.....  
29

### 2.2

Značení a symbolika pro logické  
signály.....

29

### 2.3

Definice (v pořadí české  
abecedy).....

30

### 2.4

Zkratky

.....  
..... 35

### 2.5

Symboly

.....  
..... 38

## Oddíl 3

Signály, signálové vodiče a kontaktní  
kolíky.....

39

### 3.1

Druhy signálových  
vodičů.....

39

### 3.2

Značení  
signálů

..... 39

### 3.3

Stručný popis signálů, vodičů a  
kolíků.....

39

#### 3.3.1

AS - adresová synchronizace (T, hlavní  
zařízení).....

39

#### 3.3.2

AK - Potvrzení adresy (T, podřízené zařízení nebo

ANC).....	39
<b>3.3.3</b> EG - Uvolnění adresování místa (C, hlavní zařízení nebo ANC).....	40
<b>3.3.4</b> MS - Volba módu (C, hlavní zařízení).....	40

Strana 4

---

	Strana
<b>3.3.5</b> AD - Adresa/Data (I, hlavní zařízení nebo podřízené zařízení).....	40
<b>3.3.6</b> SS - Stav podřízeného zařízení (I, podřízené zařízení).....	40
<b>3.3.7</b> DS - Datová synchronizace (T, hlavní zařízení).....	40
<b>3.3.8</b> DK - Potvrzení dat (T, podřízené zařízení nebo ANC).....	40
<b>3.3.9</b> RD - Čtení (C, hlavní zařízení).....	40
<b>3.3.10</b> PE - Povolení parity (I, hlavní zařízení nebo podřízené zařízení).....	40
<b>3.3.11</b> PA - Parita (I, hlavní nebo podřízené zařízení).....	40
<b>3.3.12</b> WT - Čekání (A, jakékoliv zařízení).....	40
<b>3.3.13</b> AR - Požadavek přidělení (A, hlavní zařízení).....	41
<b>3.3.14</b> AG - Přidělení uděleno (TA, ANC).....	41
<b>3.3.15</b> AL - Úroveň přidělení (IA, hlavní zařízení).....	41
<b>3.3.16</b> GK - Potvrzení přidělení (TA, hlavní zařízení).....	41
<b>3.3.17</b> AI - Blokování požadavku přidělení (CA, ANC).....	41
<b>3.3.18</b> SR - Požadavek na obsluhu (A, hlavní nebo podřízené	

zařízení).....	41
<b>3.3.19</b> RB - Nulování sběrnice (A, hlavní zařízení nebo hlavní zařízení přes SI).....	41
<b>3.3.20</b> BH - Odstavení sběrnice (C, ANC).....	41
<b>3.3.21</b> GA - Adresa místa (F, kabeláží).....	41
<b>3.3.22</b> TP - Kolíky T (I, podřízené zařízení).....	41
<b>3.3.23</b> DL, DR - Zřetězení (I, hlavní nebo podřízené zařízení).....	42
<b>3.3.24</b> TX, RX - Vodiče sériové sítě (A, hlavní nebo podřízené zařízení).....	42
<b>3.3.25</b> TR - Zakončené vodiče s omezeným použitím.....	42
<b>3.3.26</b> UR - Nezakončené vodiče s vymezeným použitím.....	42
<b>3.3.27</b> Ostatní vodiče a kolíky.....	42
<b>3.4</b> Zatížení sběrnice.....	42
<b>3.4.1</b> Napěťové a proudové meze pro signálové vodiče a kolíky F.....	42
<b>Oddíl 4</b> Operace systému FASTBUS: Adresování.....	43
<b>4.1</b> Logické adresování.....	43
<b>4.2</b> Adresování místa.....	44
<b>4.3</b> Adresování pro vysílání.....	46
<b>4.3.1</b> Řízení vysílání hlavními zařízeními.....	46
<b>4.3.2</b> Odezva podřízeného zařízení na operace	

vysílání.....	48
<b>4.4</b> Sekundární adresování.....	52
<b>4.5</b> Snímání rozptýlených dat a operace volby konfigurace.....	53
<b>Oddíl 5</b> Funkce systému FASTBUS: Časování, sekvence a odezvy.....	54
<b>5.1</b> Všeobecné požadavky na časování hlavního a podřízeného zařízení.....	54
<b>5.1.1</b> Požadavky na časování signálů hlavního zařízení.....	55
<b>5.1.2</b> Požadavky na časování signálů podřízeného zařízení.....	57
<b>5.1.3</b> Použití vodiče čekání (Wait - WT).....	57
<b>5.2</b> Cykly primárního adresování.....	59
<b>5.2.1</b> Postup hlavního zařízení pro nastavení AS.....	60
<b>5.2.2</b> Odezva podřízeného zařízení na AS(u).....	60
Strana 5	
Strana	
<b>5.2.3</b> Odezva hlavního zařízení na AK(u).....	62
<b>5.3</b> Operace.....	62
<b>5.3.1</b> Postup hlavního zařízení pro nastavení DS.....	65
<b>5.3.2</b> Odezva podřízeného zařízení na DS(t).....	66
<b>5.3.3</b> Analýza odezev stavů podřízeného	

zařízení.....	67
<b>5.3.4</b> Odezva hlavního zařízení na DK(t).....	68
<b>5.4</b> Použití nulovacího vodiče (RB).....	68
<b>5.4.1</b> Nastavení RB hlavním zařízením.....	68
<b>5.4.2</b> Odezva zařízení na RB.....	69
<b>5.5</b> Odezva zařízení na zapnutí napájení.....	69
<b>5.6</b> Stavový diagram pro operace FASTBUS.....	69
<b>Oddíl 6</b> Přidělování sběrnice.....	71
<b>6.1</b> Použití vodičů sběrnice pro proces přidělování.....	71
<b>6.2</b> Proces přidělování.....	73
<b>6.3</b> Pravidla přidělování.....	75
<b>6.3.1</b> Nastavení AR hlavním zařízením a přenos AR přes propojení sekcí.....	75
<b>6.3.2</b> Nastavení ATC a uvolnění AI.....	76
<b>6.3.3</b> Nastavení ATC a uvolnění AG.....	76
<b>6.3.4</b> Nastavení a uvolnění AL hlavním zařízením.....	76
<b>6.3.5</b> Nastavení a uvolnění GK hlavním zařízením.....	76
<b>6.4</b> Přidělování v systému.....	77



<b>Oddíl 7</b>	Přídavná logika v sekci.....	78
<b>7.1</b>	Časovací řadič přidělování (ATC).....	78
<b>7.1.1</b>	Generování AI prostřednictvím ATC.....	78
<b>7.1.2</b>	Generování AG prostřednictvím ATC.....	78
<b>7.2</b>	Řízení adresování místa.....	79
<b>7.3</b>	Generování systémového kvitování (vysílání).....	79
<b>7.4</b>	Příkazy provoz/zastavení a odstavení sběrnice.....	80
<b>7.5</b>	Zakončovací členy.....	81
<b>7.6</b>	Přídavná logika pro sekce rámu.....	81
<b>7.7</b>	Přídavná logika pro kabelové sekce.....	81
<b>Oddíl 8</b>	Prostor řídicích a stavových registrů.....	82
<b>8.1</b>	Sekce selektivního nastavení a nulování.....	82
<b>8.2</b>	Přidělení normálního prostoru CSR.....	83
<b>8.3</b>	Registr CSR 0.....	85
<b>8.3.1</b>	ID zařízení a jejich přidělování.....	85
<b>8.3.2</b>	Přidělování řídicích a stavových bitů.....	87
<b>8.4</b>	Registr CSR 1.....	87

<b>8.5</b>	Registr CSR	2.....	87
<b>8.6</b>	Registr CSR	3.....	89
<b>8.7</b>	Registr CSR	4.....	90

Strana 6

		Strana	
<b>8.8</b>	Registr CSR	5.....	90
<b>8.9</b>	Registr CSR	6.....	90
<b>8.10</b>	Registr CSR	7.....	90
<b>8.11</b>	Registr CSR	8.....	90
<b>8.12</b>	Registr CSR 9 a Registry CSR 1Ch až 1Fh.....		91
<b>8.13</b>	Registry CSR Ah až Fh.....		91
<b>8.14</b>	Registry CSR 20h až 3Fh.....		91
<b>8.15</b>	Registry CSR 70h až 81h.....		92
<b>8.16</b>	Registry CSR A0h až AFh, B0h až BFh a C0h až CFh.....		92
<b>8.17</b>	Registry CSR 8000 0000h až BFFF FFFFh, oblast parametrů.....		92
<b>8.18</b>	Nulování bitů CSR.....		93

<b>8.19</b>	Registr CSR	
18.....		
94		
<b>8.20</b>	Registr CSR	
19.....		
95		
<b>Oddíl 9</b>	Přerušení	
.....		
... 96		
<b>9.1</b>	Operace přerušení	96
.....		
<b>9.2</b>	Vodič požadavku obsluhy.....	97
<b>9.3</b>	Saturace vodiče SR.....	97
<b>Oddíl 10</b>	Propojení sekcí	
.....		98
<b>10.1</b>	Druhy propojení sekcí.....	98
<b>10.2</b>	Přenos operací	99
.....		
<b>10.3</b>	Rozlišení konfliktů	99
.....		
<b>10.4</b>	Směrovací tabulky.....	
100		
<b>10.5</b>	Řídicí a stavové registry.....	102
<b>10.5.1</b>	CSR#0 - ID, stav a řízení.....	104
<b>10.5.2</b>	CSR#1 - úroveň přidělování vzdálené strany.....	104
<b>10.5.3</b>	CSR#8 - úroveň přidělování blízké strany.....	104

<b>10.5.4</b>	CSR#9 - registr řízení časovače.....	104
<b>10.5.5</b>	CSR#40h - registr adresy směrovací tabulky.....	104
<b>10.5.6</b>	CSR#41h - registr dat směrovací tabulky.....	104
<b>10.5.7</b>	CSR#42h - adresa místa blízké strany.....	105
<b>10.5.8</b>	CSR#43h - adresa místa vzdálené strany.....	105
<b>10.5.9</b>	Vlivy různých operací na bity CSR v SI.....	105
<b>10.6</b>	Směrovací tabulky.....	106
<b>10.6.1</b>	Přenosové, cílové a bázové informace.....	106
<b>10.6.2</b>	Pravidla pro generování.....	106
<b>10.7</b>	Činnosti SI .....	106
<b>10.7.1</b>	Detekce adresy .....	106
<b>10.7.2</b>	Přidělování SI.....	107
<b>10.7.3</b>	Rozlišení konfliktů.....	107
<b>10.7.4</b>	Negativní odezvy .....	108
<b>10.7.5</b>	Modifikace adres místa a vysílání.....	108

	Strana
<b>10.7.6</b> Přenos operací	109
<b>10.7.7</b> Použití a generování parity SI.....	111
<b>10.7.8</b> Odezva propojení sekcí na RB.....	111
<b>10.7.9</b> Požadavky na časování.....	111
<b>10.8</b> Registr bázové adresy.....	111
<b>Oddíl 11</b> Blokované a zřetězené přenosy.....	112
<b>11.1</b> Ukončení blokových a zřetězených přenosů.....	113
<b>11.2</b> Inkrementace vnitřní adresy v blokových přenosech.....	113
<b>11.3</b> Chyby FIFO a přenosu dat.....	113
<b>11.4</b> Vícemodulární datové přenosy.....	114
<b>Oddíl 12</b> Parametry signálů.....	115
<b>12.1</b> Úrovně signálů.....	115
<b>Oddíl 13</b> Moduly.....	116
<b>13.1</b> Deska obvodů modulu.....	116
<b>13.1.1</b> Zemnicí plochy pro vybíjení statických nábojů.....	116

### **13.1.2**

Výztuže

..... 116

### **13.2**

Konektory

. 117

#### **13.2.1** Konektor

sekce.....

117

#### **13.2.2** Pomocný konektor

modulu..... 124

#### **13.2.3** Ostatní

konektory

..... 124

#### **13.2.4** Značení kontaktů konektorů sekcí a pomocných

konektorů..... 125

### **13.3** Teplotní rozvaha a výkonová

ztráta..... 125

#### **13.3.1** Teploty čipů a

modulů..... 126

#### **13.3.2** Výkonová

ztráta

..... 127

### **13.3.3**

Chlazení

... 127

### **13.4** Přední

panel

127

### **13.5** Indikátory činností

modulů..... 127

### **13.6** Značení požadavků na

napájení..... 127

### **13.7**

Rušení

..... 127

## **Oddíl 14**

Rámy

..... 128

### **14.1** Konstrukce

rámů.....  
128

### **14.2** Propojovací rovina

rámu..... 128

#### **14.2.1** Konektor sekce rámu a příslušná

propojení..... 129

#### **14.2.2** Pomocný konektor

rámu..... 131

#### **14.2.3** Konektorová

vodítka.....  
131

#### **14.2.4** Požadavky proudového zatížení propojovací

roviny..... 133

#### **14.2.5** Ostatní prvky propojovací

roviny..... 133

### **14.3**

Chlazení

.....  
... 133

### **14.4** Sestava spínače

provoz/zastavení..... 134

### **14.5** Desky obvodů pro montáž zezadu propojovací

roviny..... 134

Strana 8

---

Strana

### **14.6** Značení

rámu

.....  
135

### **14.7** Kontakty pro vybíjení statických

nábojů..... 135

## **Oddíl 15**

Napájení

.....  
.. 136

## **Oddíl 16** Kabelová

sekce.....

137

### **16.1** Signály kabelové

sekce..... 137

### **16.2** Konektory kabelové sekce a přiřazení

kontaktů..... 137

## **Příloha A** Požadavky pro různé

implementace..... 141

### **A.1** Implementace

ECL..... 141

#### **A.1.1** Zapojení ECL a podrobnosti o signálových

úrovních..... 141

#### **A.1.2** Podrobnosti časování

ECL..... 142

#### **A.1.3** Opakovací

prodleva.....

142

#### **A.1.4** Časy

odezev

.....  
142

#### **A.1.5** Zakončovací

členy.....

142

#### **A.1.6** Požadavky na obvody pro generování logiky

GA..... 143

#### **A.1.7** Teplotní rozdíly

čipů..... 143

#### **A.1.8** Rozložení modulů v sekcích

rámu..... 143

## **Příloha B** Propojení předního panelu pro

ECL..... 145

### **B.1** Amplitudy a úrovně



signálů..... 145

## **B.2**

Kabely

..... 145

## **B.3**

Konektory

. 145

### **B.3.1** Vícekolíkové

konektory.....

145

### **B.3.2** Diferenciální signály ECL na konektorech s více

kontakty..... 146

### **B.3.3** Diferenciální signály ECL na konektorech se dvěma

kontakty..... 146

## **B.4** Budiče, přijímače a zakončovací

členy..... 146

## **Příloha C** Implementace kabelové

sekce..... 148

### **C.1** Elektrická specifikace pro kabelovou

sekci..... 148

### **C.2** Implementace kabelové sekce

ECL..... 149

## **Příloha D** Příklady implementace prvků hlavního

zařízení..... 152

### **D.1** Obvody hlavního zařízení pro

přidělování..... 152

## **Příloha E** Propojení sekcí systému FASTBUS typu

S-1..... 153

### **E.1** Všeobecné vlastnosti propojení sekcí typu

S-1..... 153

#### **E.1.1**

Typ

..... 153

#### **E.1.2**

Formát

.....	153
<b>E.1.3</b>	Kabelová sekce..... 153
<b>E.1.4</b>	Pole skupinových adres..... 154
<b>E.1.5</b>	Implementace směrovacích tabulek..... 154
<b>E.1.6</b>	CSR#0 - ID, stav a řízení..... 154
<b>E.1.7</b>	Registr NTA..... 154
<b>E.2</b>	Vlastnosti předního panelu..... 154

Strana 9

	Strana
<b>Příloha F</b>	Implementace modulů..... 155
<b>F.1</b>	Typické implementace modulů..... 155
<b>Příloha G</b>	Příklad typu implementace rámu..... 156
<b>G.1</b>	Rám typu A..... 156
<b>G.1.1</b>	Konstrukce rámu typu A..... 156
<b>G.1.2</b>	Propojovací rovina rámu typu A..... 156
<b>G.2</b>	Příklad typu implementace rámu..... 156
<b>G.3</b>	Montážní vybavení pro desky obvodů se zadní montáží..... 156

<b>Příloha H</b>	Příklady sestavy rámu typu W a modulu typu W.....	161
<b>H.1</b>	Rám typu W.....	161
<b>H.1.1</b>	Konstrukce rámu typu W.....	161
<b>H.1.2</b>	Příklad implementace rámu typu W.....	161
<b>H.2</b>	Implementace modulu pro rám typu W.....	161
<b>Příloha I</b>	Standardní napájecí zdroje.....	164
<b>I.1</b>	Vysoce účinný napájecí zdroj.....	164
<b>I.1.1</b>	Všeobecně.....	164
<b>I.1.2</b>	Účinnost.....	164
<b>I.1.3</b>	Rozsah teploty okolí.....	164
<b>I.1.4</b>	Vstupy.....	164
<b>I.1.5</b>	Výstupy.....	164
<b>I.1.6</b>	Dálková stabilizace.....	165
<b>I.1.7</b>	Regulace a stabilita.....	165

<b>I.1.8</b>	Teplotní koeficient	165
<b>I.1.9</b>	Šum a zvlnění	165
<b>I.1.10</b>	Doba zotavení a přechody zapnutí a vypnutí	165
<b>I.1.11</b>	Vedený a vyzařovaný šum	165
<b>I.1.12</b>	Výstupní svorky	165
<b>I.1.13</b>	Ovládací prvky pro nastavení napětí	166
<b>I.1.14</b>	Ochrana	166
<b>I.1.15</b>	Monitorování	166
<b>I.1.16</b>	Změny napětí	166
<b>I.1.17</b>	Řízení externího odpojení	166
<b>I.1.18</b>	Výstup střídavého napětí	166
<b>I.1.19</b>	Přední panel	166
<b>I.1.20</b>	Montáž do stojanu	167
<b>I.1.21</b>		

Chlazení

.....  
... 167

**I.2** Nízkošumový napájecí zdroj..... 167

**I.2.1**  
Všeobecně

.....  
167

**I.2.2**  
Účinnost

.....  
... 167

**I.2.3** Rozsah teploty okolí..... 167

Strana 10

---

Strana

**I.2.4**  
Vstupy

.....  
..... 167

**I.2.5**  
Výstupy

.....  
..... 167

**I.2.6** Dálková stabilizace..... 167

**I.2.7** Regulace a stabilita.....  
167

**I.2.8** Teplotní koeficient..... 167

**I.2.9** Šum a zvlnění.....  
167

<b>I.2.10</b>	Doba zotavení a přechody zapnutí a vypnutí.....	167
<b>I.2.11</b>	Vedený a vyzařovaný šum.....	167
<b>I.2.12</b>	Výstupní svorky.....	167
<b>I.2.13</b>	Ovládací prvky pro nastavení napětí.....	168
<b>I.2.14</b>	Ochrana.....	168
<b>I.2.15</b>	Monitorování.....	168
<b>I.2.16</b>	Změny napětí.....	168
<b>I.2.17</b>	Řízení externího odpojení.....	168
<b>I.2.18</b>	Výstup střídavého napětí.....	168
<b>I.2.19</b>	Přední panel.....	168
<b>I.2.20</b>	Montáž do stojanu.....	168
<b>I.2.21</b>	Chlazení.....	168
<b>Příloha J</b>	Procedury pro zpracování nenulových stavů.....	169
<b>J.1</b>	Chyby v době adresování.....	169

<b>J.1.1</b>	Výpadek na kontrolní prodlevu v době adresování.....	169
<b>J.1.2</b>	Chyba parity v době adresování.....	169
<b>J.1.3</b>	SS = 1 v době adresování - síť obsazena.....	169
<b>J.1.4</b>	SS = 2 v době adresování - porucha v síti.....	169
<b>J.1.5</b>	SS = 3 v době adresování - zrušení operace v síti.....	169
<b>J.1.6</b>	Odezvy SI SS = 1, SS = 2 nebo SS = 3 - všeobecně.....	169
<b>J.1.7</b>	Trasování provozní cesty.....	170
<b>J.1.8</b>	SS = 4 v době adresování - Rezervováno.....	170
<b>J.1.9</b>	SS = 5 v době adresování - Rezervováno.....	170
<b>J.1.10</b>	SS = 6 v době adresování - Rezervováno.....	170
<b>J.1.11</b>	SS = 7 v době adresování - neplatné IA, přijato.....	170
<b>J.2</b>	Překročení kontrolní prodlevy v době přenosu dat.....	170
<b>J.3</b>	Stavové odezvy podřízeného zařízení.....	171
<b>J.3.1</b>	SS = 0 - Platná akce.....	171
<b>J.3.2</b>	SS = 1 - Obsazeno.....	171
<b>J.3.3</b>	SS = 2 - Konec bloku.....	171
<b>J.3.4</b>	SS = 3 - Definováno uživatelem.....	171
<b>J.3.5</b>	SS = 4 - Rezervováno	

.....	171
<b>J.3.6</b> SS = 5 - Rezervováno	171
.....	171
<b>J.3.7</b> SS = 6 - Chyba dat (odmítnutí).....	171
<b>J.3.8</b> SS = 7 - Chyba dat (přijetí).....	171

Strana 11

	Strana
<b>J.4</b> Odezva hostitelského procesoru na chybová hlášení.....	171
<b>J.5</b> Chyby přenosu do nebo z fronty FIFO a portů V/V.....	172
<b>J.5.1</b> Úvod .....	172
<b>J.5.2</b> Chyby v době čtecích operací.....	172
<b>J.5.3</b> Chyby v době zápisových operací.....	173
<b>Příloha K</b> Součástky .....	
174	
<b>K.1</b> Konektory .....	
. 174	
<b>K.1.1</b> Konektory modulů.....	
174	
<b>K.1.2</b> Konektory sekcí rámu a pomocné konektory rámu.....	174
<b>K.2</b> Kabelové sekce přijímačů, budičů a kombinovaných vysílačů-přijímačů.....	175



<b>K.2.1</b>	Přijímače třídy	
0.9.....		175
<b>K.2.2</b>	Přijímače třídy	
Z.....		175
<b>K.2.3</b>	Kombinované přijímače-vysílače	
(přijímač/budič).....		175
<b>K.2.4</b>	Budiče	
.....		175
<b>K.3</b>	Integrované obvody	
rozhraní.....		175
<b>Příloha L</b>	Konstrukční a systémové	
požadavky.....		176
<b>L.1</b>	Napájecí	
spoje.....		176
<b>L.2</b>	Konstrukce desek	
obvodů.....		176
<b>L.2.1</b>	Materiál	
desek		176
<b>L.2.2</b>	Postup	
pájení		176
<b>L.3</b>	Konstrukce propojovací roviny	
rámu.....		176
<b>L.3.1</b>	Ochranná maska propojovací	
roviny.....		176
<b>L.3.2</b>	Kontakty konektorů	
sekcí.....		176
<b>Příloha M</b>	Systémová a obvodová	
ochrana.....		177
<b>M.1</b>	Propojení DC	
napájení.....		177
<b>M.2</b>	Ochrana proti proudovému	
přetížení.....		177

<b>M.2.1</b>	Pojistky na obvodových deskách.....	177
<b>M.2.2</b>	Monitory proudu v rámu.....	177
<b>M.3</b>	Ochrana propojovací desky.....	177
<b>M.4</b>	Ochrana celého rámového systému.....	177
<b>M.5</b>	Ochrana zkušebními přípravky.....	178
<b>M.6</b>	Zdeformované moduly a desky.....	178
<b>M.7</b>	Ohnuté kolíky na konektorové sekci.....	179
<b>M.8</b>	Rizika zasouvání při provozu.....	179
<b>Příloha N</b>	Specifikace přenosu dat mezi více moduly (MDT-1).....	180
<b>N.1</b>	Nezbytné podmínky, doporučení a definice MDT.....	180
<b>N.2</b>	Konfigurace vícemodulových řad pro činnost MDT.....	180
<b>N.3</b>	Vlastnosti MDT propojených modulů.....	180
<b>N.3.1</b>	Prvotní spojení .....	181
<b>N.3.2</b>	Střední spojení .....	181
<b>N.3.3</b>	Koncové spojení .....	182

<b>N.4</b>	Základní operace MTD včetně signálních a časovacích protokolů.....	182
<b>N.4.1</b>	Signální a časovací protokoly.....	182
<b>N.4.2</b>	Mezní podmínky .....	182
<b>N.4.3</b>	Počáteční řídicí stavy příznaků snímání MDT.....	182
<b>N.5</b>	Snímání MDT .....	182
<b>N.5.1</b>	Průchod příznaku .....	182
<b>N.5.2</b>	Přenos dat MDT.....	184
<b>N.5.3</b>	Procedura ukončení snímání MDT.....	184
<b>N.5.4</b>	Chybové podmínky .....	184
<b>N.6</b>	Implementace .....	184
<b>Rejstřík</b> .....		
	.....	185
<b>Obrázky</b>		
<b>1</b>	Základní prvky systému FASTBUS.....	17
<b>2</b>	Příklad topologie systému FASTBUS.....	20
<b>3</b>	Základní operace čtení s kvitováním (z pohledu HLAVNÍHO ZAŘÍZENÍ).....	22

<b>4</b>	Blokový přenos pro zápis (z pohledu HLAVNÍHO ZAŘÍZENÍ).....	24
<b>5</b>	Operace blokovanou adresou: čtení-úprava-zápis (z pohledu HLAVNÍHO ZAŘÍZENÍ).....	25
<b>6</b>	Formát logické adresy.....	44
<b>7</b>	Formáty adresování místa.....	45
<b>8</b>	Výběr podřízeného zařízení pomocí adresování místa.....	46
<b>9</b>	Pole adres vysílání.....	47
<b>10</b>	Příklad směrování při vysílání.....	47
<b>11</b>	Stavový diagram pro vysílání na kolíku T.....	50
<b>12</b>	Stavový diagram pro všeobecné vysílání.....	51
<b>13</b>	Stavový diagram pro vysílání třídy N.....	51
<b>14</b>	Cyklus logického adresování.....	56
<b>15</b>	Cyklus adresování místa, EG nastaveno hlavním zařízením.....	58
<b>16</b>	Cyklus adresování místa, EG nastaveno přídatnou logikou.....	59
<b>17</b>	Čtení, Úprava-Zápis.....	61
<b>18</b>	Čtení nahodilých dat.....	63
<b>19</b>	Zápis blokový přenos s kvitováním.....	64
<b>20</b>	Stavový diagram pro zařízení jiná než FIFO.....	68
<b>21</b>	Stavový diagram pro zařízení	

FIFO.....	70
<b>22</b> Řídicí logika přidělování v hlavním zařízení.....	72
<b>23</b> Logika přidělování v hlavním zařízení.....	73
<b>24</b> Přidělování dvou hlavních zařízení, ukázka nejhorších možných zpoždění.....	74
<b>25</b> Přidělování tří hlavních zařízení, ukázka nejhorších možných zpoždění.....	74
<b>26</b> Pojem blízká strana a vzdálená strana pro SI.....	98
<b>27</b> Soupeření o použití SI.....	100
<b>28</b> Nárys modulu .....	118

Strana 13

	Strana
<b>29</b> Nárys desky obvodů modulu.....	119
<b>30</b> Detaily desky obvodů modulu.....	120
<b>31</b> Rozměry konektoru sekce modulu a dvouřadového pomocného konektoru modulu.....	121
<b>32</b> Rozměry třířadového pomocného konektoru modulu.....	124
<b>33</b> Značení kontaktů konektorů sekcí a pomocných konektorů a odpovídající půdorys na desce obvodů..	125
<b>34</b> Přední panel modulu ve vztahu k desce obvodů modulu.....	126
<b>35</b> Detaily kolíků propojovací roviny.....	128
<b>36</b> Umístění kolíků propojovací roviny rámu.....	130

<b>37</b>	Konektorová vodítka.....	132
<b>38</b>	Zřetěžené propojení propojovací roviny (čelní pohled na rám).....	132
<b>39</b>	Propojení kontaktů propojovací roviny pro adresování místa (čelní pohled na rám).....	133
<b>40</b>	Deska obvodů pro montáž zezadu propojovací roviny.....	134
<b>41</b>	Typické rozložení budiče/přijímače ECL.....	142
<b>42</b>	Kabelový budicí obvod.....	147
<b>43</b>	Logické stavy kabelové sekce.....	150
<b>44</b>	Schéma budiče kabelové sekce.....	151
<b>45</b>	Příklad budiče kabelové sekce.....	151
<b>46</b>	Příklad logiky přidělování.....	152
<b>47</b>	Moduly systému FASTBUS.....	155
<b>48</b>	Rám, typ A, nárýs.....	157
<b>49</b>	Rám, typ A, půdorys.....	158
<b>50</b>	Rám, typ A, bokorys.....	159
<b>51</b>	Standardní provedení rámu typu A.....	160
<b>52</b>	Standardní provedení rámu typu W.....	162
<b>53</b>	Sestava modulu pro rám typu	

W.....	163
<b>54</b> Vícejednotkový přenos dat.....	183
<b>Tabulky</b>	
<b>1</b> Signály systému FASTBUS.....	21
<b>2</b> Řízení vysílání hlavním zařízením.....	48
<b>3</b> Kódování funkcí pro vysílání, odezva podřízeného zařízení.....	52
<b>4</b> Časová sekvence cyklu s kvitováním.....	54
<b>5</b> Specifikace adresových typů.....	61
<b>6</b> Odezva SS v čase adresování s AK(u).....	62
<b>7</b> Interpretace MS pro datové cykly.....	65
<b>8</b> Odezvy SS podřízeného zařízení v době dat s DK(t).....	66
<b>9</b> Odezvy SS podřízeného zařízení a činnosti při DK(t).....	66
<b>10</b> Vodiče přidělování v systému FASTBUS.....	71
<b>11</b> Implementace funkcí selektivního nastavení/nulování CSR.....	83
<b>12</b> Řídící/stavové registry.....	84
<b>13</b> Přiřazení bitů registru CSR 0.....	85
<b>14</b> Definice bitů CSR#0.....	86

<b>15</b>	Přiřazení bitů registru CSR	
2.....		88
<b>16</b>	Definice bitů	
CSR#2.....		89
<b>17</b>	Registr řízení	
časovače.....		91
<b>18</b>	Přidělení adres prostoru parametrů	
CSR.....		93
<b>19</b>	Definice výrazů použitých v tabulce	
18.....		93
<b>20</b>	Nulování bitů	
CSR.....		94
<b>21</b>	Přiřazení bitů CSR#0 v	
SI.....		101
<b>22</b>	Definice bitů	
CSR#0.....		103
<b>23</b>	Účinky různých činností na bity v	
SI.....		105
<b>24</b>	Odezva SI na	
adresy.....		110
<b>25</b>	Přiřazení kontaktů konektoru sekce (viz také	
14.2.1).....		122
<b>26</b>	Signály kabelové	
sekce.....		137
<b>27</b>	Přiřazení kontaktů konektoru kabelové	
sekce.....		138
<b>28</b>	Tabulka 27	
(pokračování).....		139
<b>29</b>	Doporučené použití pomocného konektoru pro implementaci kabelové	
sekce.....		140
<b>30</b>	Odporové rozsahy měděného	
lanka.....		141
<b>31</b>	Charakteristické časy pro implementaci	
ECL.....		144
<b>32</b>	Logické úrovně pro propojení kladné logiky	
ECL.....		145



<b>33</b>	Konfigurace	
MDT.....		
181		
<b>34</b>	Příznaky řídicích signálů	
MDT.....		182

## Předmluva

1) IEC (Mezinárodní elektrotechnická komise) je celosvětovou normalizační organizací, zahrnující všechny národní elektrotechnické komitěty (národní komitěty IEC). Cílem IEC je podporovat mezinárodní spolupráci ve všech otázkách, které se týkají normalizace v oblasti elektrotechniky a elektroniky. Za tím účelem, kromě jiných činností, IEC vydává mezinárodní normy. Jejich příprava je svěřena technickým komisím; každý národní komitét IEC, který se zajímá o projednávaný předmět, se může těchto přípravných akcí zúčastnit. Mezinárodní vládní i nevládní organizace, s nimiž IEC navázala pracovní styk se této přípravy rovněž zúčastňují. IEC úzce spolupracuje s Mezinárodní organizací pro normalizaci (ISO) v souladu s podmínkami dohodnutými mezi těmito dvěma organizacemi.

2) Oficiální rozhodnutí nebo dohody IEC týkající se technických otázek vyjadřují v největší možné míře mezinárodní shodu v názoru na předmět, kterého se týkají, jelikož jsou v každé technické komisi zastoupeny všechny zainteresované národní komitěty.

3) Vypracované dokumenty mají formu doporučení pro mezinárodní použití publikovaných formou norem, technických zpráv nebo pokynů a v tomto smyslu jsou přijímány národními komitěty.

4) Na podporu mezinárodního sjednocení národní komitěty IEC přebírají mezinárodní normy IEC transparentně v normální možné míře do svých národních a regionálních norem. Každý rozdíl mezi normou IEC a odpovídající národní nebo regionální normou se v těchto normách jasně vyznačí.

5) IEC nemá žádný postup týkající se vyznačování schválení a nenese žádnou odpovědnost za prohlášení o shodě předmětu s některou jeho normou.

6) Upozorňuje se na možnost, že některé prvky této mezinárodní normy mohou být předmětem patentových práv. IEC nelze činit odpovědnou za identifikaci libovolného patentového práva nebo všech takových patentových práv.

Mezinárodní normu IEC 935 vypracovala technická komise IEC č. 45: Přístroje jaderné techniky.

Druhé vydání ruší a nahrazuje první vydání z roku 1990 a stanoví technickou revizi.

Text této normy vychází z těchto dokumentů:

FDIS	Zpráva o hlasování
45/383/FDIS	45/392/RVD

Úplné informace o hlasování při schvalování této normy je možné nalézt ve zprávě o hlasování

uvedené v tabulce.

Strana 16

---

## Oddíl 0 Normativní odkazy

Součástí těchto normativních dokumentů jsou i ustanovení dále uvedených norem, na něž jsou odkazy v textu této normy. V době uveřejnění této normy byla platná uvedená vydání. Všechny normy podléhají revizím a účastníci, kteří uzavírají dohody na podkladě této normy by měli využít nejnovějšího vydání dále uvedených norem. Členové IEC a ISO udržují seznamy platných mezinárodních norem.

IEC 169-10:1983, Vysokofrekvenční konektory, Část 10: VF souosé konektory s vnitřním průměrem vnějšího vodiče 3 mm (0,12 in) a se západkovým spojením - charakteristická impedance 50 W (typ SMB) (Radio-frequency connectors - Part 10: R.F. coaxial connectors with inner diameter of outer conductor 3 mm (0,12 in) with snap-on coupling - Characteristic impedance 50 ohms (Type SMB))

IEC 297-1:1986, Rozměry mechanických konstrukcí řady 482,6 mm (19 in), část 1: Panely a rámy (Dimensions of mechanical structures of the 482,6 mm (19 in) series - Part 1: Panels and racks)

IEC 516:1975, Modulární přístrojový systém pro zpracování dat; systém CAMAC, Změna 1 (1984) (A modular instrumentation system for data handling: CAMAC system Amendment 1 (1984))

IEC 547:1976, Modulární zásuvná jednotka a normalizovaná 19palcová rámová montážní jednotka, podle normy NIM (pro elektronické přístroje jaderné techniky) (Modular plug-unit and standard 19-inch rack mounting unit based on NIM standard (for electronic nuclear instruments))

IEC 1082-1:1991, Příprava dokumentů používaných v elektrotechnice - Část 1: Všeobecné požadavky (Preparation of documents used in electrotechnology - Part 1: General requirements)

IEC 1082-2:1993, Příprava dokumentů používaných v elektrotechnice - Část 2: Funkčně orientované diagramy (Preparation of documents used in electrotechnology - Part 2: Function-oriented diagrams)

---

**-- Vynechaný text --**